

Artigo

Comparação entre o SRF-PLL e o DDSRF-PLL em uma condição de desequilíbrio

Elizeu L. M. Barboza ¹, Adriano A. F. de Moura ², Ednardo P. da Rocha ³, Daniel C. de C. Crisóstomo ⁴

¹Ufersa; elizeu.barboza@alunos.ufersa.edu.br

³Ufersa; ednardo.pereira@ufersa.edu.br

²Ufersa; adrianoaron@ufersa.edu.br

⁴Ufersa; daniel.crisostomo@ufersa.edu.br

Recebido: 01/04/2026;

Aceito: 07/07/2026;

Publicado: 15/07/2026;

Resumo: Este trabalho analisa e compara o desempenho dos algoritmos SRF-PLL (Synchronous Reference Frame Phase-Locked Loop) e DDSRF-PLL (Decoupled Double Synchronous Reference Frame Phase-Locked Loop) sob condições de desequilíbrio da rede elétrica. A sincronização precisa com a rede é um requisito fundamental em sistemas de potência modernos, especialmente na integração de fontes renováveis, que frequentemente operam em ambientes assimétricos. Para essa análise, foram realizadas simulações no software ATPDraw, considerando dois cenários: condição equilibrada e a outra condição com desequilíbrio de tensão e de ângulo de fase. Os resultados indicam que o SRF-PLL apresenta desempenho limitado na presença de distúrbios, evidenciando dificuldades de estabilização e erros em regime permanente. Em contrapartida, o DDSRF-PLL demonstrou maior robustez, sendo capaz de desacoplar adequadamente as componentes de sequência positiva e negativa, alcançar estabilização mais rápida e manter a precisão da frequência estimada mesmo sob desequilíbrios severos. Dessa forma, o DDSRF-PLL mostra-se mais adequado para aplicações em geração distribuída e sistemas sujeitos a condições adversas da rede elétrica.

Palavras-chave: sincronismo; redes elétricas; DDSRF-PLL; SRF-PLL; sistemas de potência.

Comparison between SRF-PLL and DDSRF-PLL under unbalanced conditions

Abstract: This study aims to analyze and compare the performance of the Synchronous Reference Frame Phase-Locked Loop (SRF-PLL) and the Decoupled Double Synchronous Reference Frame Phase-Locked Loop (DDSRF-PLL) under unbalanced electrical grid conditions. Accurate grid synchronization is essential, especially in the presence of renewable energy sources, which often operate under asymmetric or distorted conditions. Simulations were carried out using the ATPDraw software to evaluate the behavior of both PLLs in two scenarios: balanced conditions and conditions with voltage unbalance and phase angle unbalance. The results show that the SRF-PLL presents significant limitations when subjected to disturbances, such as lack of stabilization and steady-state error. In contrast, the DDSRF-PLL proved to be more robust, efficiently isolating positive and negative sequence components, achieving faster stabilization of the control variable, and maintaining the accuracy of the estimated frequency even under severe unbalanced conditions. The analysis of waveforms and transformed components confirms the superiority of the DDSRF-PLL in adverse scenarios, making it a recommended alternative for distributed generation systems and applications in electrical grids subject to unbalance.

Keywords: synchronization; power grids; DDSRF-PLL; SRF-PLL; power systems.

1. INTRODUÇÃO

O crescimento das fontes renováveis de energia e a intensificação da eletrificação dos sistemas têm promovido transformações profundas na forma como a energia elétrica é gerada, distribuída e controlada. Nesse cenário, os conversores eletrônicos de potência, como inversores, tornaram-se componentes essenciais, exigindo mecanismos de sincronização cada vez mais robustos e precisos para garantir a estabilidade dos sistemas elétricos modernos [1].

Entre os principais desafios enfrentados por esses sistemas está a necessidade de alinhar, em tempo real, os sinais gerados com os sinais de tensão da rede. A tarefa se torna particularmente complexa diante de perturbações como afundamentos de tensão e desequilíbrios de carga, frequentemente presentes em ambientes industriais ou em redes fracas. Em situações de desequilíbrio, os algoritmos de sincronização podem apresentar degradação em sua resposta dinâmica, comprometendo a estimativa da frequência e do ângulo de fase [2].

Tradicionalmente, os sistemas de sincronização baseiam-se no Phase-Locked Loop (PLL - Laço de Bloqueio de Fase) em referência síncrona (SRF-PLL - Laço de Bloqueio de Fase no Referencial Síncrono), amplamente adotado pela sua simplicidade e bom desempenho em condições equilibradas. No entanto, quando submetido a distúrbios assimétricos, o SRF-PLL exibe limitações significativas, como erros permanentes de fase e lentidão no tempo de resposta. Para superar essas limitações, diferentes abordagens vêm sendo propostas na literatura. Dentre elas, destaca-se o DDSRF-PLL (Decoupled Double Synchronous Reference Frame Phase-Locked Loop - Laço de Bloqueio de Fase com Duplo Referencial Síncrono Desacoplado), que introduz um sistema de coordenadas síncronas duplo e uma rede de desacoplamento capaz de separar os componentes simétricos positivos e negativos da tensão de entrada. Essa estratégia permite maior robustez a desequilíbrios, além de melhorar a resposta dinâmica do sistema sem a necessidade de reduzir a largura de banda do controlador [3,4].

Este estudo contribui para o avanço das técnicas de sincronização aplicadas a sistemas de potência, com foco especial no ponto de acoplamento de sistemas de geração baseados em fontes renováveis, como usinas eólicas e usinas solares fotovoltaicas conectadas à rede. Espera-se, ao final, fornecer uma avaliação clara sobre a aplicabilidade do DDSRF-PLL em condições reais de operação, além de apresentar subsídios para o desenvolvimento de conversores mais robustos. A seguir, são descritos os conceitos teóricos fundamentais sobre sincronização em redes trifásicas, detalhando a estrutura do SRF-PLL e do DDSRF-PLL. Posteriormente, apresenta-se a metodologia adotada com os cenários de simulação, seguida da discussão dos resultados obtidos e das conclusões.

2. MATERIAIS E MÉTODOS

2.1. Sistemas de sincronização: SRF-PLL

O Synchronous Reference Frame Phase-Locked Loop (SRF-PLL), ou Laço de Bloqueio de Fase no Referencial Síncrono, é um algoritmo amplamente utilizada em sistemas elétricos para a extração do ângulo de fase e da frequência de sinais senoidais. Em ambientes onde a tensão da rede se mantém equilibrada e livre de distorções, esta técnica apresenta bom desempenho e baixo custo computacional, sendo comumente empregado em aplicações de sistemas de proteção e monitoramento de qualidade de energia.

A Figura 1 mostra a estrutura básica de um SRF-PLL trifásico, a qual é composta por três blocos principais: o transformador abc-dq, o controlador PI (Proporcional-Integral) e o gerador de sinal. As entradas v_a , v_b e v_c representam as tensões trifásicas da rede no referencial estacionário abc. Essas grandezas são convertidas para o referencial síncrono dq por meio da Transformada de Park, que projeta o vetor de tensão nos eixos direto (d) e em quadratura (q), os quais giram com o ângulo estimado θ' .

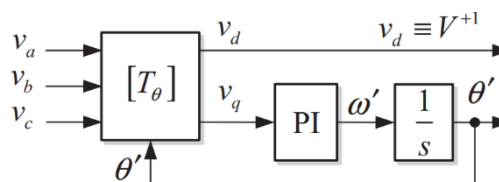


Figura 1. Diagrama de blocos do SRF-PLL trifásico [1].

No referencial dq, a componente v_q indica o erro de fase entre o sistema estimado e a rede elétrica. Esse sinal é aplicado ao controlador PI, cujo comportamento dinâmico é governado por dois parâmetros de sintonia: o ganho proporcional (K_p) e o ganho integral (K_i). O K_p impõe uma ação corretiva instantânea e é responsável por ditar a rapidez da resposta transitória do sistema frente a variações bruscas de fase. Por sua vez, o K_i atua sobre o erro acumulado ao longo do tempo, garantindo a eliminação do desvio em regime permanente para que a frequência estimada converja exatamente para o valor nominal da rede. A parametrização conjunta destes ganhos exige um rigoroso compromisso de engenharia: a adoção de ganhos elevados confere agilidade ao rastreamento, mas torna a malha vulnerável a harmônicos e componentes de sequência negativa inerentes a desequilíbrios; em contrapartida, ganhos reduzidos melhoram a filtragem de distúrbios, porém resultam em um tempo de acomodação demasiadamente lento. Após o processamento do erro pelo controlador PI, a frequência angular resultante (ω') é integrada, gerando o ângulo de fase purificado (θ'), o qual é realimentado à matriz de transformação do sistema para fechar a malha de controle

Essa arquitetura assume que a tensão da rede é equilibrada e é composta apenas por componentes simétricos positivos [2]. Contudo, em condições reais, especialmente em ambientes com presença de desequilíbrios, essas premissas deixam de ser válidas. Nessas situações, surgem componentes simétricos negativos e distorções que afetam diretamente o sinal q , prejudicando o desempenho. Esse algoritmo tende a apresentar erros de estimação na frequência e no ângulo de fase em redes com baixa qualidade de energia. Em sistemas com geração renovável ou com cargas altamente dinâmicas, esses erros podem comprometer a estabilidade do sistema e causar falhas de sincronização.

Além disso, o SRF-PLL apresenta sensibilidade a variações rápidas na tensão da rede, o que pode provocar oscilações transitórias e comprometer a convergência do laço de controle. Embora seja possível mitigar esses efeitos com a redução da largura de banda do controlador, essa solução sacrifica o tempo de resposta, dificultando sua aplicação em cenários que exigem agilidade, como redes com geração distribuída ou micro redes.

Diante dessas limitações, diversas estruturas aprimoradas de PLL têm sido propostas. Uma delas é o DDSRF-PLL, que incorpora mecanismos de desacoplamento entre os componentes positivos e negativos da tensão, permitindo uma melhor atuação em regimes desequilibrados [5]. Ao atuar sobre referenciais síncronos desacoplados, essa estrutura promove a rejeição mais eficaz das componentes indesejadas, resultando em maior precisão na estimação do ângulo de fase e melhor estabilidade do sistema. Essa abordagem será explorada na próxima subseção.

2.2. Sistemas de sincronização: DDSRF-PLL

O Decoupled Double Synchronous Reference Frame Phase-Locked Loop (DDSRF-PLL), ou Laço de Bloqueio de Fase com Duplo Referencial Síncrono Desacoplado é uma variação avançada da estrutura do PLL tradicional, desenvolvida para superar as limitações impostas por desequilíbrios nas tensões da rede. Seu princípio de funcionamento baseia-se na decomposição da tensão trifásica em dois referenciais síncronos girantes: um sincronizado com a sequência positiva e outro com a sequência negativa.

Essa abordagem fundamenta-se na Teoria da Potência Instantânea e na Transformada de Park, permitindo isolar os componentes simétricos do sinal de entrada. Com isso, o algoritmo consegue manter o controle adequado mesmo sob assimetrias severas, garantindo maior robustez, melhor rastreamento da frequência fundamental e resposta mais precisa [1].

A Figura 2 apresenta a estrutura desta topologia, cujo princípio fundamental é o desacoplamento das referidas sequências. Diferentemente da versão convencional, utilizam-se dois referenciais síncronos rotativos com sentidos opostos para tratar separadamente os componentes.

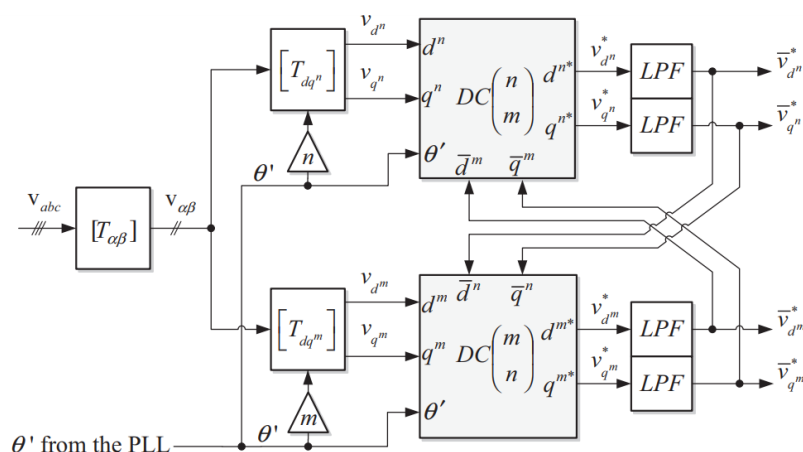


Figura 2. Estrutura de blocos do DDSRF-PLL com referenciais positivos e negativos desacoplados [1].

Inicialmente, a tensão trifásica v_{abc} é convertida para o referencial estacionário $\alpha\beta$ por meio da transformação de Clarke ($T_{\alpha\beta}$). Em seguida, são aplicadas duas transformações síncronas ($T_{dq\alpha}$ e $T_{dq\beta}$): uma girando no sentido positivo (referencial d_n e q_n) e outra no sentido negativo (referencial d_m e q_m), ambas utilizando o ângulo estimado θ' proveniente do PLL. Como resultado, obtêm-se as tensões projetadas nesses novos eixos.

Entretanto, em condições de desequilíbrio, os componentes geram termos oscilatórios de segunda harmônica quando observados no referencial oposto. Para eliminar esse efeito cruzado, emprega-se uma rede de desacoplamento que estima e subtrai as oscilações, permitindo a obtenção das parcelas contínuas de forma independente.

Após esse processo, filtros passa-baixa (LPF - low pass filter) são utilizados para extrair as componentes contínuas v_{dn} , v_{qn} , v_{dm} e v_{qm} . O controle da fase ocorre de maneira semelhante à arquitetura clássica: a componente em quadratura da sequência positiva (v_{dn}) é regulada a zero por meio de um controlador PI. A saída deste controlador fornece a frequência angular estimada, que, ao ser integrada, gera o ângulo θ' , o qual é realimentado ao sistema.

Dessa forma, o método estima com elevada precisão os parâmetros da rede mesmo sob desequilíbrios, pois o isolamento explícito ocorre antes do processo de sincronização.

Ao ser implementada, esta estrutura permite a obtenção de sinais livres de oscilação [1], os quais podem ser analisados sem interferência mútua. Com isso, demonstra excelente desempenho na presença de falhas monofásicas e tensões desbalanceadas, mantendo a estabilidade em condições críticas. A sua aplicação é especialmente vantajosa no controle de inversores, onde a qualidade da energia nem sempre é garantida.

Apesar de exigir maior complexidade computacional, a malha de duplo referencial é uma solução eficaz para ambientes que demandam precisão. No contexto deste trabalho, a sua robustez e confiabilidade serão avaliadas computacionalmente.

ATPDraw é uma interface gráfica que facilita a criação de circuitos elétricos para simulações no ATP (Alternative Transients Program), uma versão gratuita do EMTP. Já o EMTP (Electromagnetic Transients Program) é um software amplamente utilizado para simulação de transitórios eletromagnéticos em sistemas elétricos de potência, como manobras de chaveamento, curtos-circuitos e análise de estabilidade. Juntos, permitem avaliar com precisão o comportamento dinâmico de sistemas elétricos sob diferentes condições operacionais.

Além disso, a ferramenta fornece bibliotecas com diversos componentes personalizáveis, além de permitir a exportação dos resultados em formato gráfico e tabular. Sendo assim, o software é amplamente adotado em ambientes acadêmicos e industriais para o desenvolvimento de soluções eficientes e seguras.

2.3. Modelagem do Sistema e Procedimentos de Simulação

Para avaliar o desempenho dinâmico dos algoritmos de sincronização, foi modelado um sistema elétrico que representa o Ponto de Acoplamento Comum (PCC) de um sistema de geração distribuída, aplicável a inversores de sistemas solares fotovoltaicos ou a aerogeradores. O protocolo de ensaio consistiu em submeter ambos os algoritmos (SRF-PLL e DDSRF-PLL) aos mesmos sinais de tensão de entrada. A simulação foi dividida em dois cenários temporais contínuos: do instante inicial $t = 0$ s até $t = 2$ s, o sistema é alimentado por uma fonte trifásica perfeitamente equilibrada (tensão de pico de 10 kV e frequência nominal de 50 Hz). A partir de $t = 2$ s, introduz-se um distúrbio severo no sistema, substituindo a fonte ideal por uma fonte desequilibrada, tanto em amplitude quanto em ângulo de fase, e com alteração na frequência fundamental. Os dados foram coletados em janelas de tempo específicas para análise das respostas transitórias e de regime permanente dos métodos estudados.

3. RESULTADOS

A seguir, são apresentadas as figuras das tensões de entrada e saída, bem como o comportamento das componentes V_d e V_q para as duas estratégias de controle abordadas. As simulações iniciam-se com a operação normal (0 a 2 segundos) sob uma tensão de pico de 10 kV e frequência de 50 Hz, no instante de tempo de 2 segundos ocorre a troca de fonte onde uma fonte desequilibrada é adicionada e a fonte equilibrada é removida para estudar o comportamento dos algoritmos, no instante de tempo de 2 a 2,01 segundos é o chaveamento para a troca das fontes, devido às limitações no software o instante de tempo não pode ser menor. A fonte desequilibrada possui as tensões V_a , V_b e V_c sendo $5590 \text{ V} \angle -3,4^\circ$, $7270 \text{ V} \angle -159,89^\circ$, $3098 \text{ V} \angle 66,206^\circ$ respectivamente e uma frequência de 35Hz conforme mostra a Figura 3.

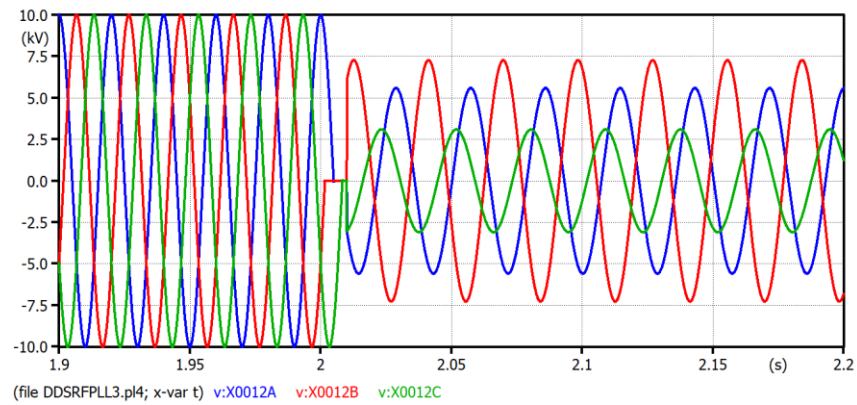


Figura 3. Tensões de entrada dos PLLs (autoria própria)

3.1. SRF-PLL

A figura 4 corresponde ao comportamento da saída, utilizando o modelo SRF-PLL sob condição de desequilíbrio.

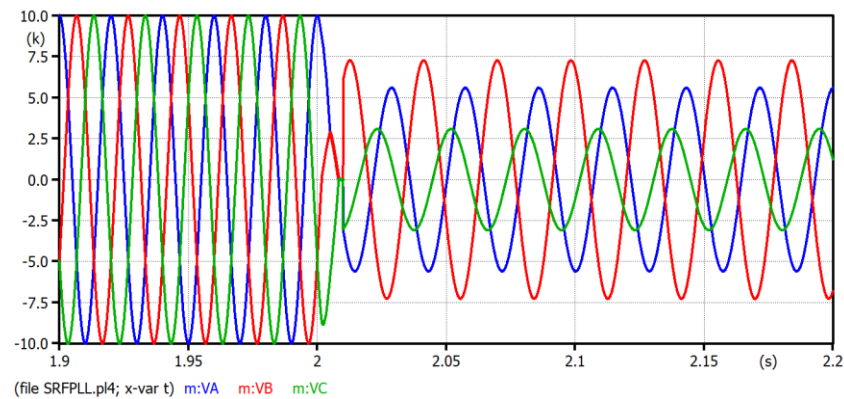


Figura 4. Tensões de saída do SRF-PLL (autoria própria).

Foi avaliada que, embora o algoritmo atue para sincronizar com a rede, a presença de desequilíbrios prejudica o desempenho, resultando em grandes oscilações residuais. Na Figura 5 é apresentado os componentes V_d e V_q .

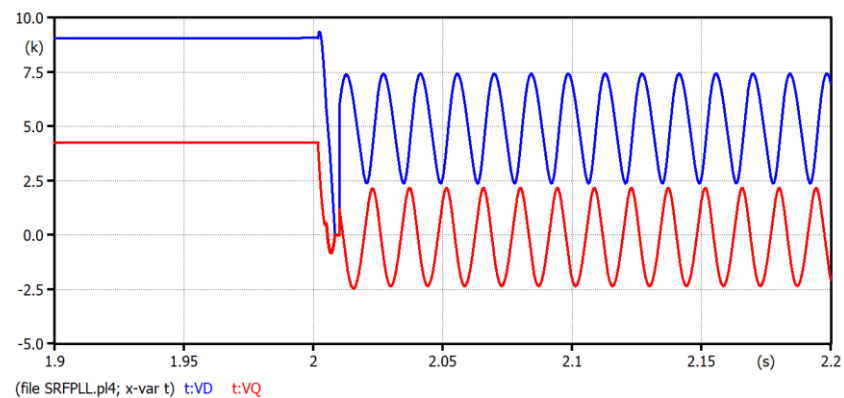


Figura 5. Componentes V_d e V_q do SRF-PLL (autoria própria).

A componente V_q não converge a zero, demonstrando a limitação do SRF-PLL frente a redes desequilibradas, principalmente em condições onde as componentes negativas estão presentes, pois quando se aplica a

Transformada de Park ao sinal desequilibrado da rede, esse sinal é dividido em componentes de sequência positiva (que giram no sentido direto, à mesma velocidade do referencial síncrono) e de sequência negativa (que giram em sentido contrário). No caso ideal, se houvesse apenas sequência positiva, os valores seriam constantes em regime permanente e V_q tenderia a zero (porque o eixo d é alinhado ao vetor de tensão) e ao valor da tensão de fase.

Porém, na presença de componentes de sequência negativa, o sinal trifásico que entra no PLL não é puramente senoidal de única sequência. Quando esse sinal desequilibrado é projetado no referencial dq que gira no sentido positivo, as componentes negativas, girando em sentido oposto, aparecem como oscilações residuais em frequência dupla (2ω).

3.2. DDSRF-PLL

A seguir, são apresentados as figuras do modelo DDSRF-PLL, mostrando sua maior robustez frente aos desequilíbrios aplicados às tensões de entradas que são as mesmas da Figura 01.

A Figura 6 mostra os sinais dq^{+1} nos eixos do referencial de sequência positiva do algoritmo. Da mesma forma, os sinais dq^{-1} no referencial de sequência negativa são mostrados na Figura 7. Como está controlando a posição do referencial dq^{+1} , somente o sinal q^{+1} na saída é forçado a ser zero. Ambos os sinais d^{-1} e q^{-1} na saída, podem assumir qualquer valor arbitrário, dependendo da posição angular relativa entre os vetores de tensão de sequência positiva e negativa.

As Figuras 6 e 7 mostram como o algoritmo desacopla perfeitamente os componentes de tensão de sequência positiva e negativa, obtendo sinais que tendem a serem livres de oscilações, que descrevem a amplitude dos vetores de tensão aplicados à sua entrada.

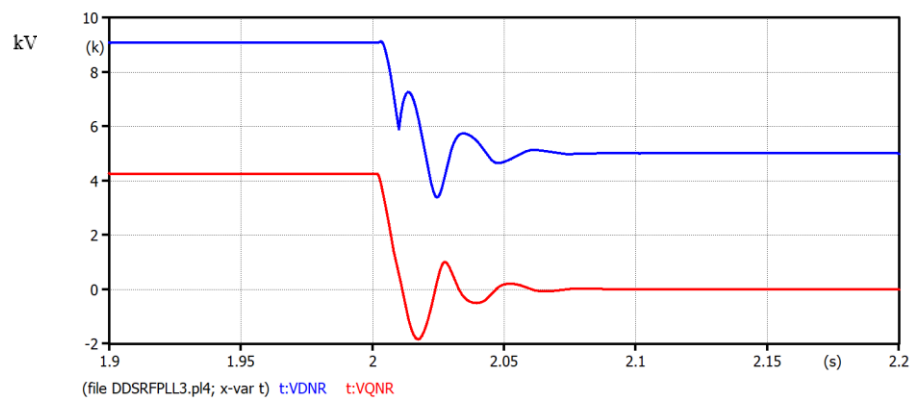


Figura 6. Componentes V_d^+ (VDNR) e V_q^+ (VQNR) do DDSRF-PLL (autoria própria).

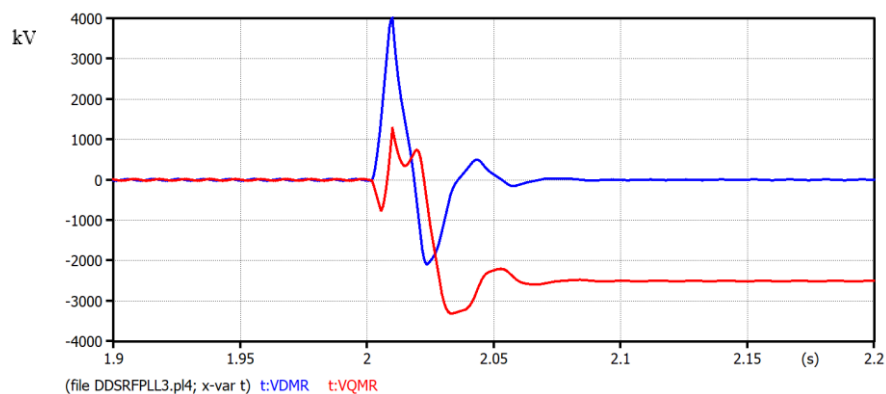


Figura 7. Componentes V_d^- (VDMR) e V_q^- (VQMR) do DDSRF-PLL (autoria própria).

Verifica-se que V_q^+ converge de maneira estável, evidenciando uma superioridade notável tanto no tempo de estabilização quanto na extração do ângulo de fase. Essa estabilidade viabiliza a reconstrução fiel das tensões trifásicas originais a partir da Transformada Inversa de Park.

A figura 8 apresenta as tensões trifásicas de sequência positiva (VAN, VBN e VCN) reconstruídas na saída do algoritmo. Foi avaliada que, após a perturbação aplicada em $t=2,01$ s, as tensões inicialmente sofrem um pequeno desvio em amplitude e fase, mas tendem rapidamente à estabilização, adquirindo forma senoidal equilibrada e defasagem típica de sistemas trifásicos balanceados. No entanto, nota-se que o processo de estabilização não é instantâneo: há oscilações transitórias significativas logo após a perturbação.

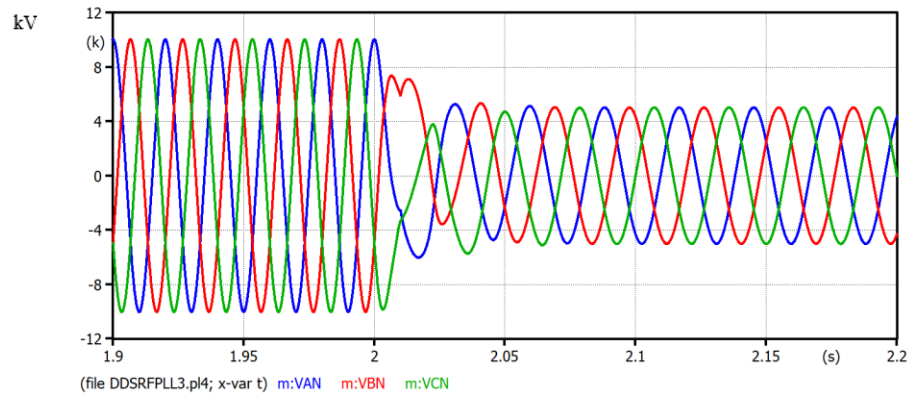


Figura 8. Tensão de saída positiva do DDSRF-PLL (autoria própria).

A figura 9 mostra a resposta das tensões trifásicas de sequência negativa na saída do DDSRF-PLL após a aplicação de um desequilíbrio por volta de $t = 2.01$ s. Antes dessa perturbação, as três fases (azul - VAM, vermelho - VBM, e verde - VCM) mantêm valores muito baixos, próximos de zero, como esperado em uma rede equilibrada. Após o desequilíbrio, nota-se um transiente significativo, com oscilações de alta amplitude, seguido por uma estabilização em sinais senoidais. Embora consiga identificar a presença da componente de sequência negativa, o tempo de estabilização e a magnitude dos transitórios indicam que o sistema ainda é sensível a variações abruptas, e não elimina completamente os efeitos dinâmicos causados por desequilíbrios.

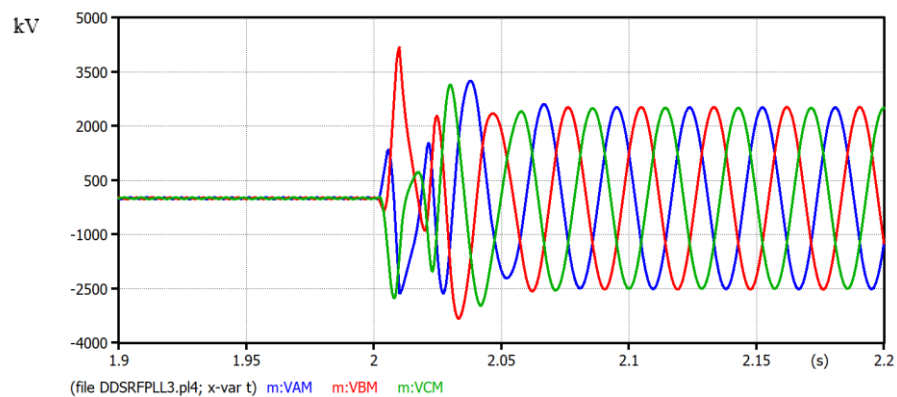


Figura 9. Tensão de saída negativa do DDSRF-PLL (autoria própria).

3.3. Análise do tempo de acomodação

O DDSRF-PLL consegue travar no novo ângulo de fase após um período transitório, o qual corresponde aproximadamente ao tempo de acomodação calculado pela equação (1) em [1]. Neste estudo de caso, a frequência fundamental da rede é 314,1 rad/s. Portanto, a frequência de corte do filtro passa-baixa foi ajustada para 222,1 rad/s e os parâmetros do controlador PI foram definidos como:

$$t_s \approx \frac{4,6}{\xi * \omega_n}, \quad (1)$$

Onde

$t_s = 40$ ms - Tempo de acomodação

$\omega_n = \sqrt{K_i}$ - Inércia dinâmica

$\xi = 0,707$ - Fator de amortecimento

$K_p = 222,1$ - Ganho proporcional

$K_i = 24,677 \times 10^3$ - Ganho Integral

Isso resulta em um tempo de acomodação de aproximadamente 40 ms, conforme as diretrizes apresentadas em [1]. Esse tempo de acomodação, aproximadamente 40 ms, pode ser claramente observado na Figura 10 que apresenta um salto de frequência de 50 Hz, aproximadamente 314,15 rad/s, para 35 Hz, aproximadamente 219,91 rad/s. Desta figura, vale destacar a grande amplitude da oscilação transitória na frequência detectada, como consequência do salto de frequência.

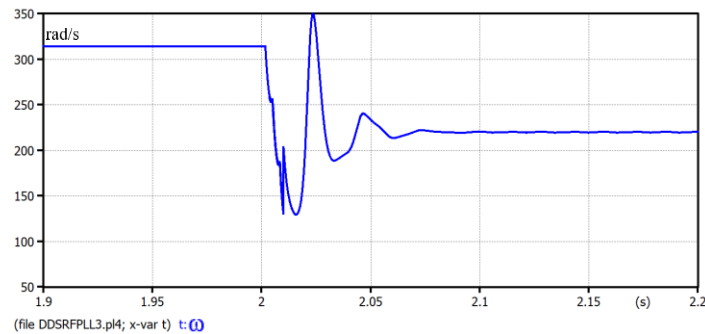


Figura 10. Resposta ao salto de frequência do DDSRF-PLL (autoria própria).

A existência de oscilações significativas na frequência detectada pode ser considerada uma desvantagem do DDSRF-PLL em determinadas aplicações, especialmente em casos de variações bruscas de fase. O SRF-PLL demonstrou falha severa de rastreamento: a frequência estimada (Figura 11) não convergiu para o novo valor da rede (35Hz ou 219,91 rad/s), mantendo um erro oscilatório crítico e persistente em regime permanente, com picos máximos atingindo aproximadamente 340 rad/s e vales próximos a 70 rad/s. Essa variação de amplitude superior a 250 rad/s no estado estacionário inviabiliza qualquer malha de controle vetorial acoplada ao sistema. Em contrapartida, o DDSRF-PLL comprovou sua robustez quantitativa (Figura 10). Apesar de registrar um sobressalto transitório inicial de amplitude semelhante ao SRF-PLL (atingindo um pico de aproximadamente 350 rad/s no instante do chaveamento), o algoritmo foi capaz de mitigar a oscilação cruzada induzida pela sequência negativa. O sistema estabilizou a leitura e convergiu exata e suavemente para a nova frequência fundamental da rede (219,91 rad/s) com um tempo de acomodação de apenas 40 ms. Conclui-se, através destes dados, que a rede de desacoplamento garante um rastreamento com erro estático próximo de 0% em regime permanente, contrastando com a instabilidade perpétua da malha de referencial único sob as mesmas condições assimétricas.

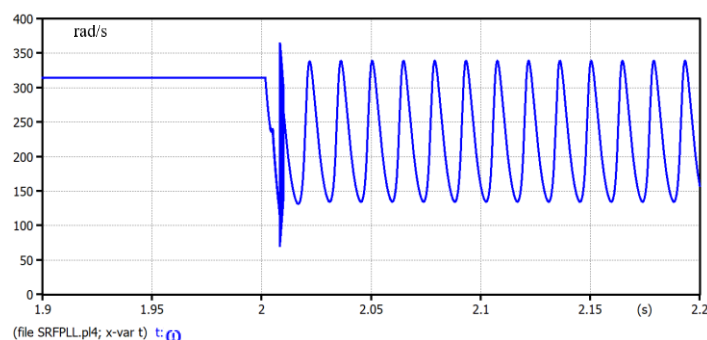


Figura 11. Resposta ao salto de frequência do SRF-PLL (autoria própria).

4. CONCLUSÃO

A partir das simulações realizadas no ATPDraw, foi possível comparar de forma clara o desempenho dos algoritmos sob diferentes condições da rede elétrica, incluindo situações de desequilíbrio de tensão e de ângulo de fase.

Os resultados mostraram que o SRF-PLL, embora eficiente em condições equilibradas, apresenta limitações sob desequilíbrios, como oscilações em V_q e erro em regime permanente. O DDSRF-PLL, por sua vez, demonstrou desempenho superior, separando com mais precisão as componentes de sequência e apresentando uma resposta mais robusta.

Apesar disso, o DDSRF-PLL não é isento de limitações. O tempo de estabilização pode ser elevado conforme a severidade do distúrbio, e o processo de desacoplamento pode introduzir defasagens e oscilações residuais. Além disso, o desempenho depende de ajustes criteriosos dos parâmetros de controle e da rede de desacoplamento, o que pode ser desafiador em condições operacionais variadas. Assim, este algoritmo é indicado para aplicações que exigem alta precisão sob desequilíbrios, como redes com geração distribuída e controladores de conversores trifásicos. Porém, seu uso exige cautela e maior capacidade computacional. Em contextos onde a frequência da rede é a variável mais crítica, métodos baseados diretamente em sua detecção podem ser mais simples e eficazes.

REFERÊNCIAS

- [1] Teodorescu, R.; Liserre, M.; Rodríguez, P. *Grid Converters for Photovoltaic and Wind Power Systems*, 1st ed.; John Wiley & Sons: Hoboken, 2011.
- [2] Achlerkar, P.D.; Leelarui, R.; Mohan, N.; Mohanpurkar, M. *New Perspectives on Stability of Decoupled Double Synchronous Reference Frame PLL*. *IEEE Trans. Power Electron.* 2021, **37**, 285–302. <https://doi.org/10.1109/TPEL.2021.3099162>.
- [3] Sevilmiş, F.; Karaca, H. *Performance analysis of SRF-PLL and DDSRF-PLL algorithms for grid interactive inverters*. *International Advanced Researches and Engineering Journal*. 2019, **3(2)**, 116–122. <https://doi.org/10.35860/IAREJ.412250>.
- [4] Kalaivani, C.; Sudha, G.; Ashok, V. *Grid Integration of Three-phase Inverter using Decoupled Double Synchronous Reference Frame PLL*. *Em Anais do 2019 International Conference on Computation of Power, Energy, Information and Communication (ICCPEIC), Chennai, Índia, 27–28 Março 2019; IEEE: Chennai, Índia, 2019; pp. 221–226*. <https://doi.org/10.1109/ICCPEIC45300.2019.9082386>.
- [5] Rodríguez, P.; Pou, J.; Bergas, J.; Candela, J. I.; Burgos, R. P.; Boroyevich, D. *Decoupled Double Synchronous Reference Frame PLL for Power Converters Control*. *IEEE Transactions on Power Electronics*, 2007, **22(2)**, 584–592. <https://doi.org/10.1109/TPEL.2006.890000>
- [6] Nouralinejad, A.; Hosseini, S.H.; Abedi, M. *Improving the Decoupled Double SRF PLL for Grid Connected Power Converters*. *Em Anais do The 5th Annual International Power Electronics, Drive Systems and Technologies Conference (PEDSTC 2014), Tehran, Irã, 5–6 Fevereiro 2014; IEEE: Tehran, Irã, 2014; pp. 347–352*. <https://doi.org/10.1109/PEDSTC.2014.6799398>.
- [7] Rodríguez, P.; Luna, A.; Muñoz-Aguilar, R.S.; Teodorescu, R.; Blaabjerg, F.; Candela, J.I.; Burgos, R.P.; Boroyevich, D. *A Stationary Reference Frame Grid Synchronization System for Three-Phase Grid-Connected Power Converters Under Adverse Grid Conditions*. *IEEE Trans. Power Electron.* 2012, **27(1)**, 99–112. <https://doi.org/10.1109/TPEL.2011.2159242>.
- [8] Kunpara, A.; Kamat, V.N. *A Comparative Study of Grid Synchronization Techniques SRF-PLL and DSRF-PLL Under Unbalanced Grid Voltage Condition*. In: *Advances in Smart Grid and Renewable Energy*; Springer: Singapore, 2020. https://doi.org/10.1007/978-981-15-0206-4_15.
- [9] Sevilmiş, F.; Karaca, H. *Performance Analysis of SRF-PLL and DDSRF-PLL Algorithms for Grid Interactive Inverters*. *Int. Adv. Res. Eng. J.* 2019, **3**, 1–10. <https://doi.org/10.35860/IAREJ.412250>.
- [10] Mennai, N.; Soufi, Y.; Medoued, A.; Falch, A. *Grid Synchronization Techniques Analysis of DG Systems Under Grid Fault Conditions*. In: *Proc. Int. Multi-Conf. Systems, Signals & Devices (SSD)*; 2022. <https://doi.org/10.1109/SSD54932.2022.9955866>.